

PROGRAMA DEL CURSO

I semestre del 2010

Profesor:
Ing. Marco Antonio Umaña Valverde

Grupo 01 Horario: Lunes 7:00 a 12:50 pm
Consulta: Martes 7am 12 m
Tel: 8388-3128 // correo: ingmaumana@gmail.com

DESCRIPCION GENERAL

Es un curso de teoría y laboratorios sobre electrónica digital, el cual introduce los fundamentos de la electrónica digital con circuitos integrados de la tecnología TTL, CMOS los cuales son aplicados al análisis y diseño de circuitos digitales.

<i>Requisitos</i> : FS- 0603	<i>Créditos</i> : 3
------------------------------	---------------------

OBJETIVO GENERAL

Introducir los principios y fundamentos de la electrónica digital, aplicados al análisis y diseño de circuitos electrónicos digitales.

OBJETIVOS ESPECÍFICOS

- Presentar las configuraciones generales de los sistemas electrónicos digitales.
- Usar el ORCAD 9.2 para dibujo de circuitos digitales
- Utilizar el simulador digital 095 para simulación de circuitos combinatoriales
- TINA en el diseño de sistemas electrónicos digitales.

METODOLOGÍA Y ACTIVIDADES

Clases expositivas, investigación bibliográfica de temas, complementada con prácticas de laboratorio.

NORMAS DE EVALUACION

Se evaluará de la siguiente manera:

Cuatro exámenes parciales	10 % c/u	(40%)
Laboratorios	30 %	(mínimo cada 15 días)
Proyecto Final	20 %	Tema sugerido por el profesor
Tareas	10%	Una cada semana

Se evalúa la creatividad, la capacidad de búsqueda bibliográfica, el dominio de las especificaciones técnicas y la destreza para dimensionar y determinar componentes electrónicos.

CRONOGRAMA

Semana		Entrega de Laboratorios	Entrega de Tareas	Exámenes (posibles fechas)
8 de Marzo				
15 de Marzo			Tarea No.1	
22 de Marzo			Tarea No.2	
29 de Marzo	SEMANA	SANTA	.	
5 de Abril		Lab No.1		I Parcial
12 de Abril			Tarea No.3	
19 de Abril		Lab No.2	Tarea No.4	
26 de Abril			Tarea No.5	
3 de Mayo		Lab No3	Tarea No.6	
10 de Mayo				II Parcial
17 de Mayo		Lab No4	Tarea No.7	
24 de Mayo			Tarea No.8	
31 de Mayo		Lab No.5	Tarea No.9	
7 de Junio				III Parcial
14 de Junio		Lab No.6	Tarea No. 10	
21 de Junio			Tarea No.11	
28 de Junio		Lab No7	Tarea No.12	
5 de Julio		Proyecto Final		IV Parcial
		ENTREGA DE NOTAS		

CONTENIDOS

Tema : 1 Códigos Digitales

- Sistemas de Numeración
- Cambios de Base
- Decimal Codificado en Binario, y conversión binaria Decimal y viceversa
- Representación Binaria de Números negativos, magnitud, signo, rebase, acarreo, complemento 1 y 2
- Operaciones con suma y resta en complemento a 2. Reglas suma y resta con números con signo.
- Códigos Octal, Hexadecimal, ASCII.

Tema 2 : Introducción General a los sistemas digitales

- Señales e información
- Señales Analógicas y Digitales. Frecuencia de Muestreo, cuantización, ruido de cuantización, resolución, exactitud
- Elementos binarios: bit, palabra, nibble

Tema 3: Álgebra de Boole

- Conectivas lógicas: Y, O, O exclusiva, Operador NO
- Propiedades Fundamentales: Asociativa, conmutativa, distributiva, Teorema de D'Morgan
- Reducción de expresiones booleanas por manipulación algebraica
- Conectivas NOO, NOY
- Representaciones Alternas con entradas invertidas Y, O, NOY, NOO

Tema 4: Tecnologías de Circuitos Integrados

- Lógicas bipolares: RTL, DTL, TTL
- Lógicas MOS complementarias (CMOS)
- Funcionamiento de transistores de Canal P y N
- Niveles CMOS, circuito inversor básico
- Estructura y construcción de Circuitos CMOS

Tema 5: Diseño Combinacional

- Descomposición de mintérminos y maxtérminos
- Determinación de las 8 formas estándar Y/O, NOY/NOY, O/NOY, NOO/O, Y/NOO, NOY/Y, O/Y, NOO/NOO

Tema 6: Mapas de Karnaugh

- Definición de la función mínima
- Construcción y propiedades de los mapas de Karnaugh
- Minimización de funciones de Boole usando mapas de Karnaugh, ejemplo del semisumador
- Mapas de 4 y 5 variables, mapas cíclicos, y semicíclicos
- Redundancias, condiciones no importa, y NO PUEDE OCURRIR
- Formas de Producto de sumas

- Ejemplo de diseño combinacional: Decodificador de 7 segmentos
- Tipos de dígitos de 7 segmentos, 74XX47, 74XX48, 74XX49

Tema 7: Temas Avanzados en Circuitos Combinacionales

- Mapas de Dimensión reducida, Mapas de Variable ingresada
- Unidades Lógicas Combinacionales, Decodificadores, Multiplexores, el 74XX138, 74XX148, 74XX153
- Realización de funciones lógicas con multiplexores y decodificadores
- Retardos y Cobertura de Riesgos estáticos y dinámicos

Tema 8: Flip Flops

- Flip Flops Biestable RS, Flip Flor JK (amo-escalvo), Flip Flor D, JK, T disparados por pulso y por nivel
- El 74XX74, 74XX109, 74XX114, 74XX273 características
- Metaestabilidad
- Ejemplo de diseño con flip flops, contadores de rizo y contadores sincrónicos

REFERENCIAS BIBLIOGRAFICAS

1. Wakerly, J. F. "Diseño Digital: Principios y Prácticas", Prentice may, segunda edición en español (o superior), 1992.
2. Mano, M.M. " Diseño Digital", Prentice Hall, 1998.
3. Ronald J. Tocci, " Sistemas Digitales Principios y Aplicaciones", Prentice Hall, sexta edición en español.
4. Taub Herbert, "Circuitos Digitales y Microprocesadores", McGraw Hill, 1988.